

NMDC DAV POLYTECHNIC DANTEWADA

Education City, Jawanga Geedam

Clamper :-

Clamper circuit एक circuit है जो AC Signal में DC Voltage को जोड़ता है। Clamper circuit का उपयोग करके Signal की positive peak और negative peak को आवश्यक DC level पर रखा जा सकता है। चूंकि Clamper circuit, AC Signal का level shift करता है इसीलिए इसे level Shifter भी कहा जाता है।

Clamper circuit में capacitor 'C' और Diode 'D' का उपयोग किया जाता है।



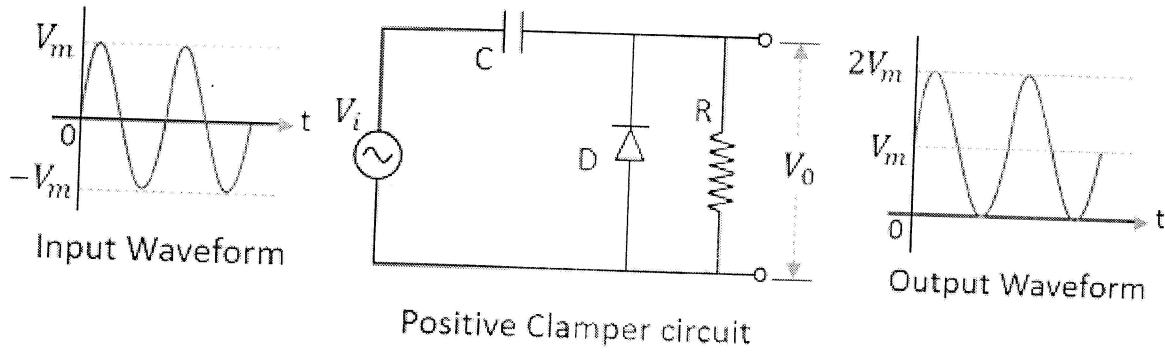
Types of Clampers:-

- 1) Positive Clamper.
- 2) Negative Clamper.

NMDC DAV POLYTECHNIC DANTEWADA

Education City, Jawanga Geedam

Positive Clamper:- Positive Clamper circuit एक circuit है Signal की positive peak को आवश्यक DC level पर रखता है।



Working:-

Negative Half cycle के दौरान diode, forward bias हो जाता है अतः current load resistor 'R' में flow नहीं होगा. Capacitor maximum voltage (V_{max}) तक charge होगा.

Positive Half cycle के दौरान diode, reverse bias हो जाता है और diode में current flow नहीं होगा. load resistor में current flow होता है.

इस loop में KVL apply करने पर.

$$V_o = V_i + V_m$$

जहां

V_o = Output Voltage.

V_i = Input Voltage.

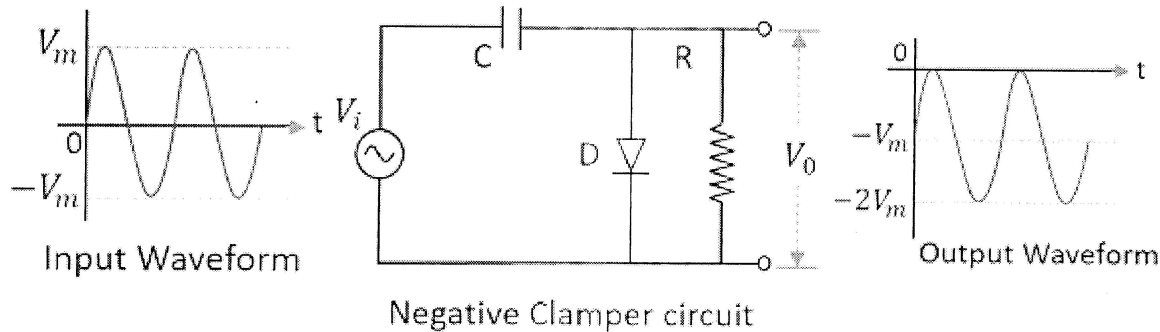
V_m = Voltage across the capacitor (पूर्व में Negative half cycle के दौरान V_m/V_{peak} तक charge हो चुका है).

ऊपर equation में दर्शाया गया है कि input signal में DC voltage V_m को जोड़ा गया है, अतः input signal V_m तक shift हो गया है या क्लैप हो गया है.

NMDC DAV POLYTECHNIC DANTEWADA

Education City, Jawanga Geedam

Negative Clamper:- Negative Clamper circuit एक circuit है Signal की Negative peak को आवश्यक DC level पर रखता है।



Working:-

Positive Half cycle के दौरान diode, forward bias हो जाता है अतः current load resistor 'R' में flow नहीं होगा. Capacitor maximum voltage (V_{max}) तक charge होगा.

Negative Half cycle के दौरान diode, reverse bias हो जाता है और diode में current flow नहीं होगा. load resistor में current flow होता है.

इस loop में KVL apply करने पर.

$$V_o = V_i + V_m$$

जहां

V_o = Output Voltage.

V_i = Input Voltage.

V_m = Voltage across the capacitor (पूर्व में Positive half cycle के दौरान V_m/V_{peak} तक charge हो चुका है).

ऊपर equation में दर्शाया गया है कि input signal में DC voltage V_m को जोड़ा गया है, अतः input signal V_m तक shift हो गया है या क्लैप हो गया है.